

2023 年 春 季 学 期

数字电子技术基础 期末复习检测

2023.6 V1.2

说明：测试时间 120 分钟，满分 100 分。可以使用无编程、记忆功能的计算器。

注意行为规范 遵守考场纪律 祝大家取得好成绩！

一、填空（共 10 个小题，满分 27 分）

1. (2 分) 将 $(107.39)_{10}$ 转换为等值二进制数_____ (保留小数点后 4 位有效数字)，转为 8421-BCD 码表示_____。
2. (2 分) 以高、低电平表示两种不同逻辑状态时的两种定义方法分别为_____、_____。
3. (3 分) 在下列门电路中，_____ 能够实现“线与”逻辑功能；_____ 能用于总线结构的数据传输；_____ 能够实现模拟信号的双向传输。（填编号）
A. 异或门； B. OC 门； C. 三态门； D. 传输门。
4. (2 分) 写出图 1 中逻辑图的逻辑函数式： $Y=$ _____ (无需化简)。

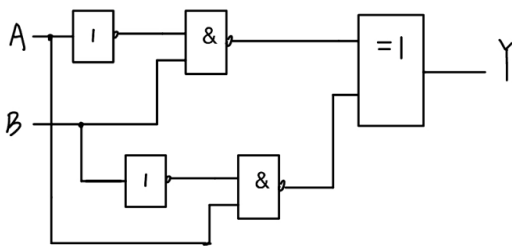


图 1

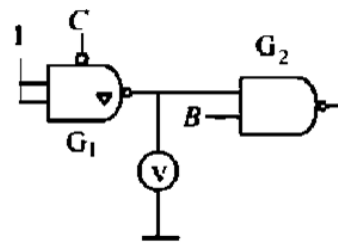


图 2

5. (4 分) 电路如图 2 所示， G_1 为 TTL 三态门， G_2 为 TTL 与非门， $C=1$ ，若 B 端悬空，则万用表的读数近似为_____ V；若 B 端改接至 0.3V，则万用表的读数近似为_____ V。
6. (3 分) 如图 3， F_4 关于 A、B、C 的逻辑表达式为_____ (无需化简)。

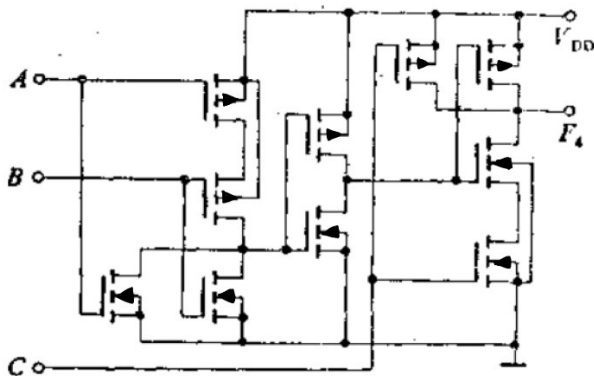


图 3

7. (3分) 某 TTL 反相器的输入短路电流 $I_S=1.4\text{mA}$ ，高电平输入漏电流 $I_R=0.02\text{mA}$ ，最大低电平输出电流 $I_{OL(\text{max})}=15\text{mA}$ ，最大高电平输出电流 $I_{OH(\text{max})}=0.4\text{mA}$ ，则其扇出系数 $N_0=$ _____。
8. (3分) 用与非门构成的 SR 锁存器的约束条件为_____。
9. (2分) 双积分型 A/D 转换器属于_____ (直接型/间接型) A/D 转换器。
10. (3分) 4 位扭环型计数器的计数长度为_____。

二、(8分)

计算图 4 所示电路上拉电阻的取值范围。其中 G1、G2、G3 是 74LS 系列 OC 门，输出管截止时的漏电流 $I_{OH} \leq 100\mu\text{A}$ ，输出低电平 $V_{OL} \leq 0.4\text{V}$ 时允许的最大负载电流 $I_{OL(\text{max})} = 8\text{mA}$ 。G4~G7 为 74LS 系列门电路，它们的输入电流为 $I_{IL(\text{max})} = -0.4\text{mA}$ ， $I_{IH(\text{max})} = 20\mu\text{A}$ 。给定 $V_{CC} = 5\text{V}$ ，要求 OC 门的输出高、低电平应满足 $V_{OH} \geq 3.2\text{V}$ 、 $V_{OL} \leq 0.4\text{V}$ 。

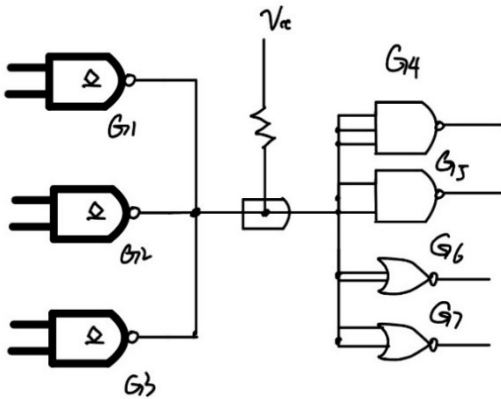


图 4

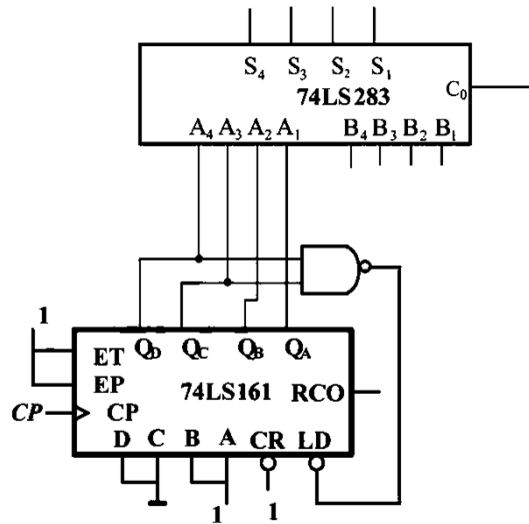


图 5

三、(10分)

如图 5 所示电路由同步十六进制计数器 74LS161、四位加法器 74LS283 和与非门组成， C_0 为来自低位的进位信号，回答下面问题：

1. 74LS161 和与非门构成多少进制计数器？
2. 按着 $Q_D Q_C Q_B Q_A$ 的顺序，74LS161 的输出是什么编码？
3. 若要求从 $S_4 S_3 S_2 S_1$ 输出为 BCD8421 码，则 $B_4 B_3 B_2 B_1$ 及 C_0 应如何连接？

四、(10分)

由 JK 触发器和 SR 锁存器组成的电路如图 6 所示，各触发器初始状态为 0，画出 7 个时钟 CP 作用下 Q3，Q2 和 Q1 的时序图。

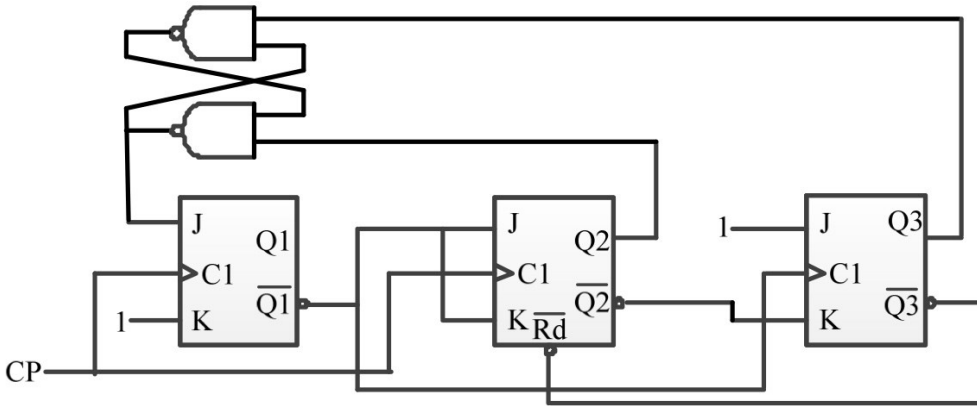


图 6



五、(12分)

图 7 中 AD7524 为 8 位倒 T 形电阻网络 D/A 转换器，当 $D_6=1$ ，其余各位为 0 时， $U_O=-1V$ 。74LS161 为同步十六进制加法计数器，其中 Q_D 为最高位。时钟 CP 由 555 定时器输出引入。

1. 求 $|U_O|$ 的最大值；
2. 求 U_O 的频率。

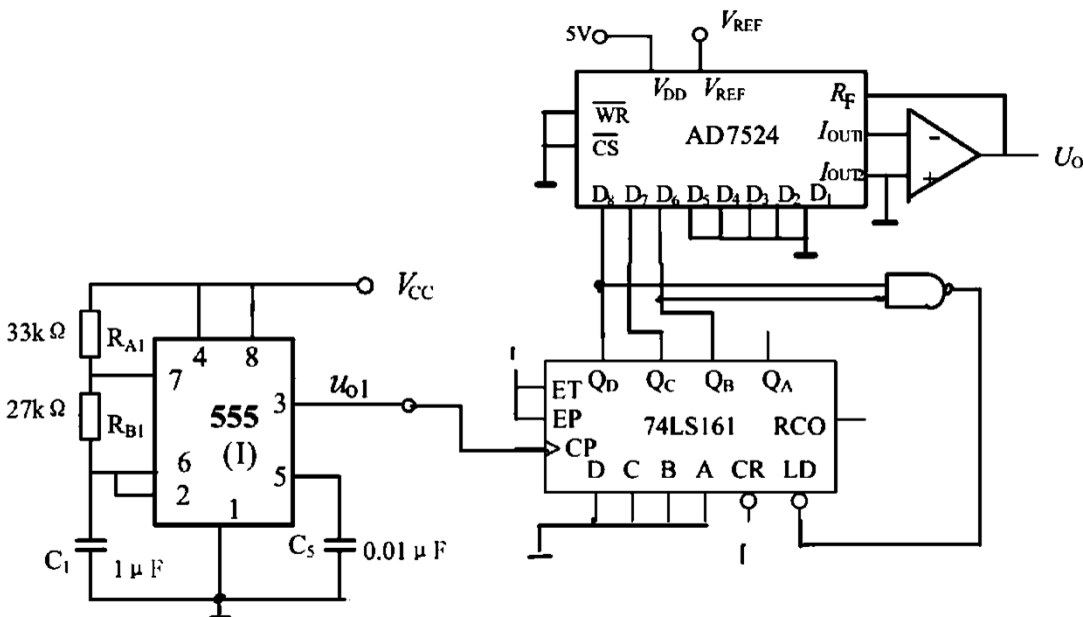


图 7

六、(7分)

已知逻辑函数 $F(A, B, C, D) = \sum m(0, 2, 3, 4, 5, 6, 7, 11, 12) + \sum d(8, 9, 10, 13, 15)$ ，用两片 74HC138 和最少的二输入与门实现 F 。74HC138 的元件符号如图 8。

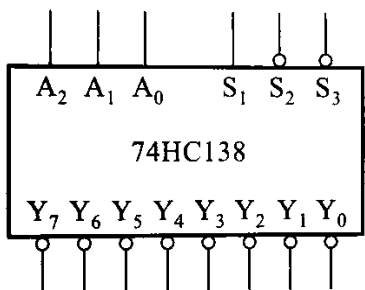


图 8

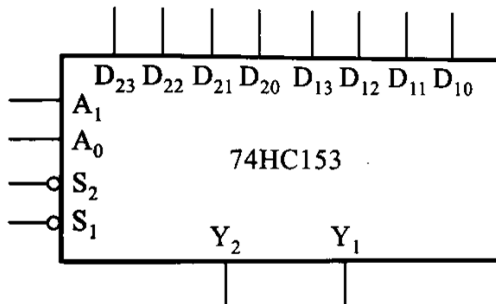


图 9

七、(12分)

设计一个序列“010100”发生器。该序列由一个输入数字量 X 控制，当 $X=0$ 输出该序列，当 $X=1$ 时固定输出 1。使用 JK 触发器、一片双 4 选 1 数据选择器 74HC153 和尽可能少的门电路实现。74HC153 的元件符号如图 9。

八、(14分)

由中规模十六进制加法计数器 74LS161 构成的电路如图 10 所示。

1. 给出 74LS161 的输出 $[Q_D Q_C Q_B Q_A]$ 的完整状态转换图，并说明构成几进制计数器；
2. 用边沿触发的触发器实现该电路功能。给出驱动方程即可，不必画出电路图。要求：
 - (1) 用 D 触发器和必要的门电路实现。
 - (2) 用 JK 触发器和二输入与非门实现。

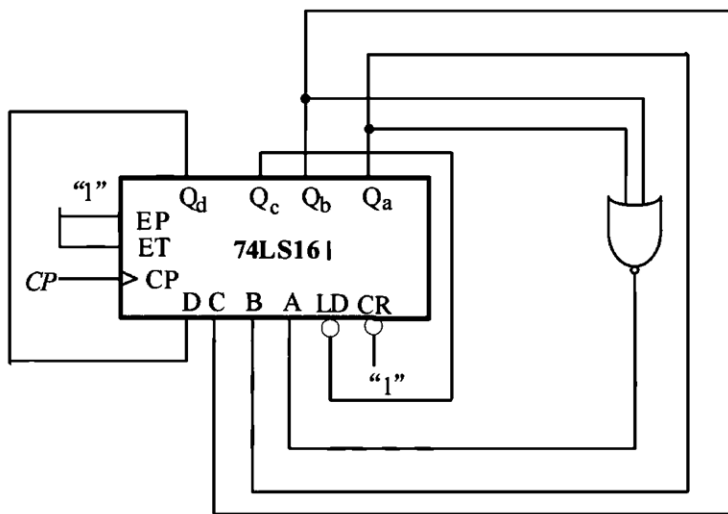


图 10

附加题（15分） 建议限定的时间到后，额外抽出一点时间做做这个题，很综合很全面。

设计一个波形发生器电路，要求产生如图 11 所示的电压波形。

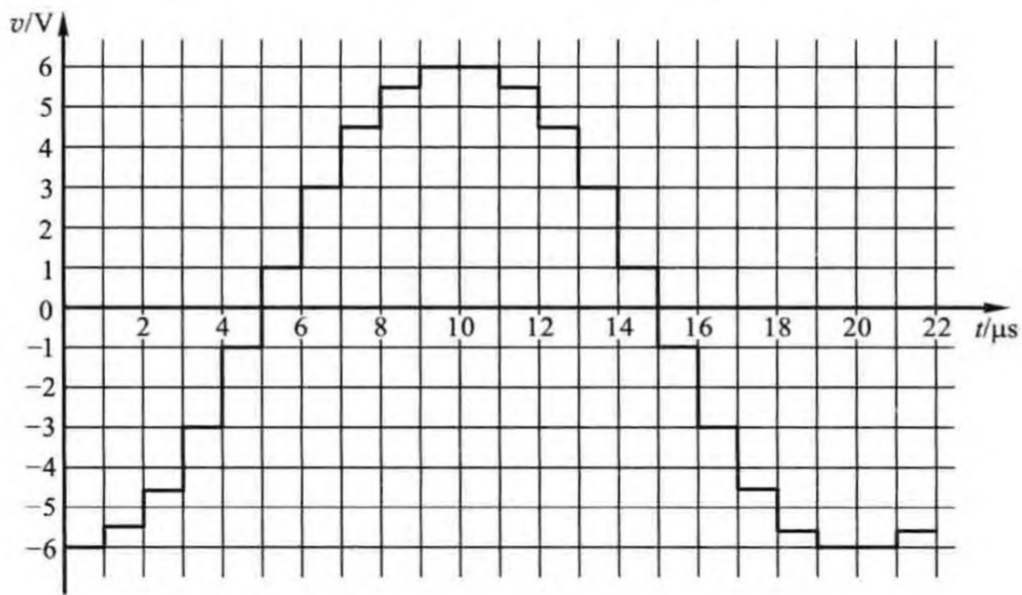


图 11