

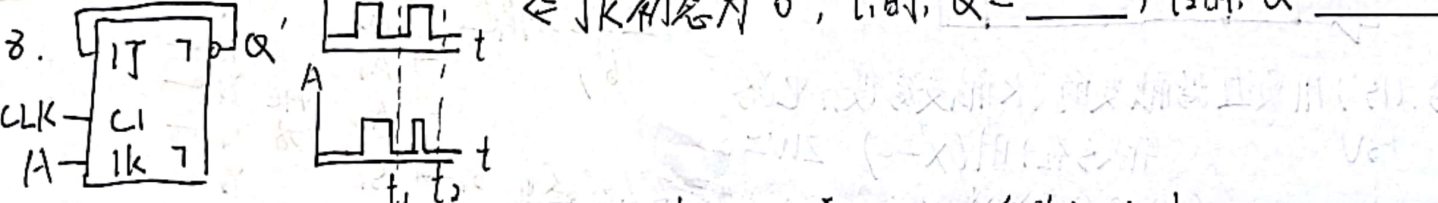
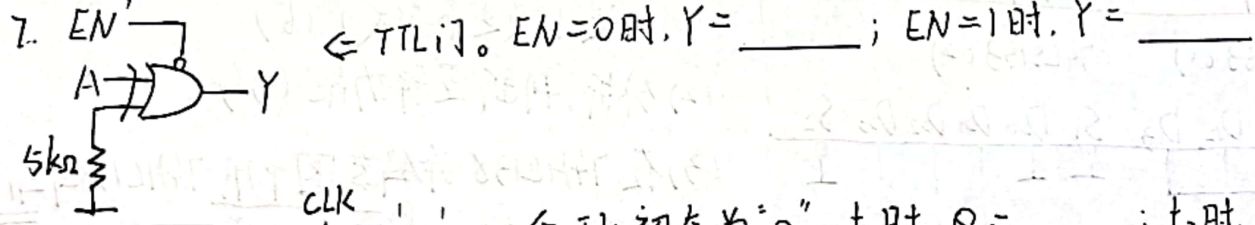
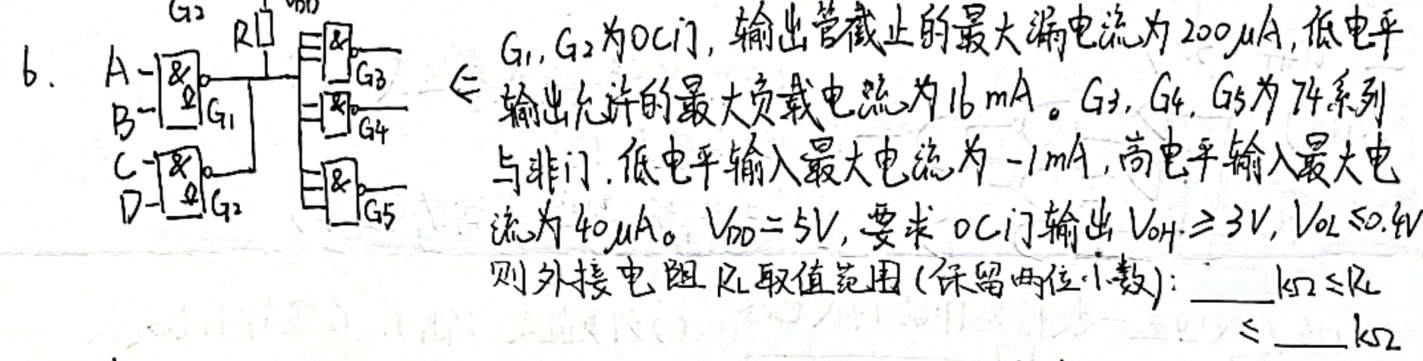
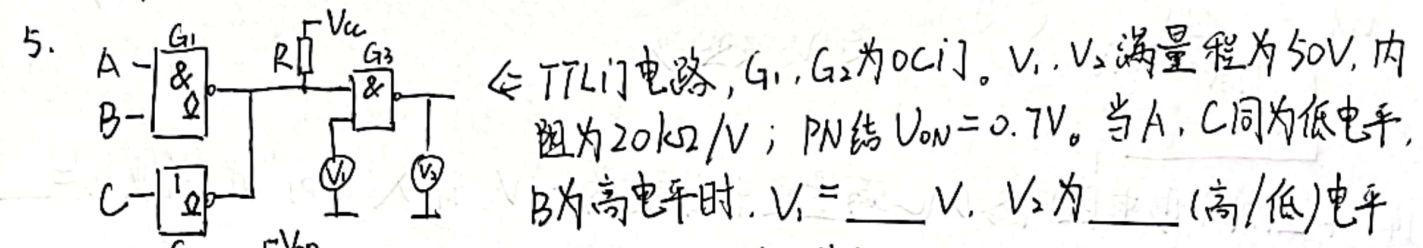
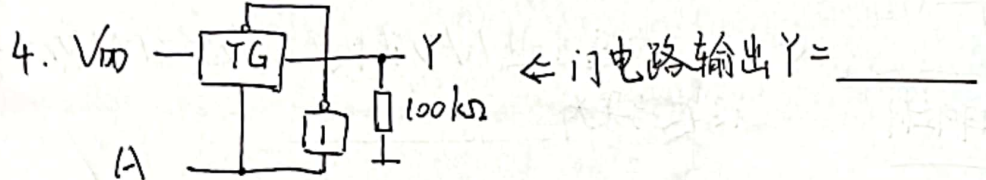
2023 电信数电

一、填空 (1/空)

1. 无符号二进制数 1001011.111 转为 16 进制数为 \_\_\_\_\_

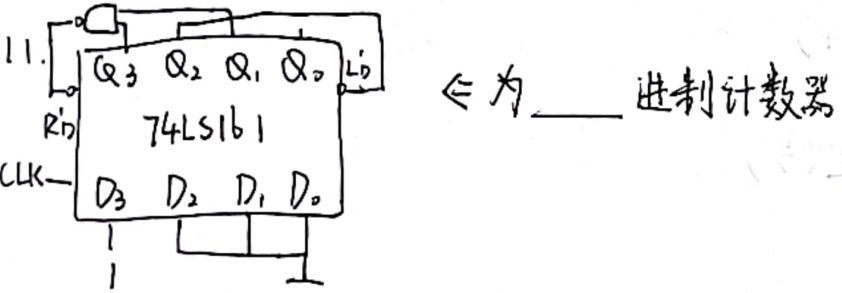
2. + 进制 (-20) 的 8 位二进制补码为: \_\_\_\_\_

3. 函数式  $Y(A, B, C, D) = A'BC + A'B'CD' + AB'CD' + AB'CD$  (约束条件:  $C \neq D$ ) 的最简与或式  $Y =$  \_\_\_\_\_

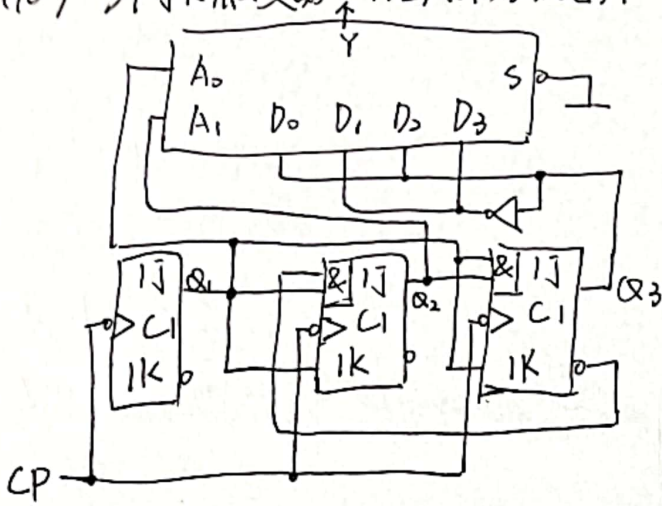


9. 将一存放在移位寄存器中的二进制数  $\times 8$ , 需 \_\_\_\_\_ 个移位脉冲。

10. 用 ROM 实现比较两个 4 位二进制数大小 (包括  $>, <, =$  结果), ROM 字数至少为 \_\_\_\_\_, 位数至少为 \_\_\_\_\_



4. (10') 3个JK触发器 (TTL) 初始状态为0.



- (1) 驱动方程, 状态方程 (6')
- (2) 画出状态转换图 (3')
- (3) 在时序电路的输出控制下, 数据选择器的输出序列 (1')

三. 综合 (30')

1. (15'): 设计电路: 有3个开关A, B, C, 有2种状态 (闭合1, 断开0)

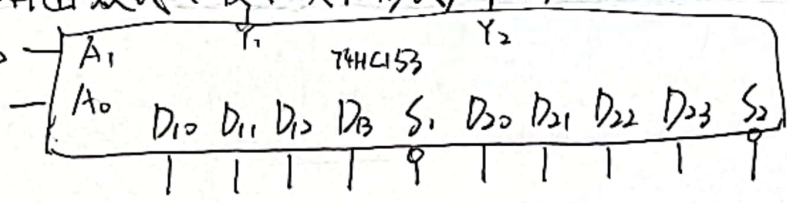
电灯开关控制

电灯亮/灭用Y表示, 设3个开关均断时,  $Y=0$  (灭灯)

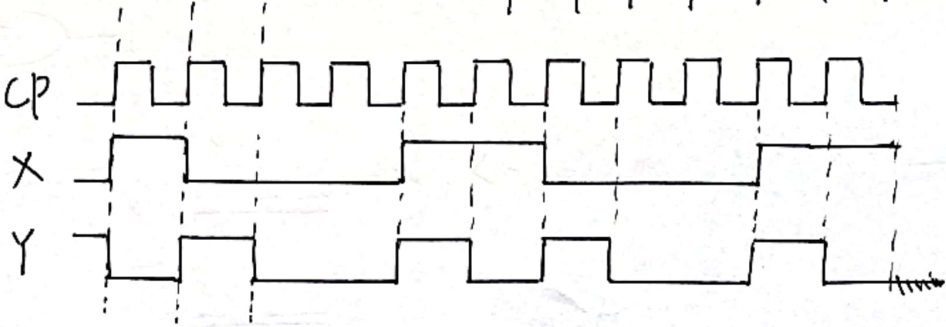
要求改变任一开关状态都可以使电灯状态由亮变灭或由灭变亮, 每次只能改变一个开关的状态

(1) 列真值表, 写逻辑函数式 (最小项和形式) (8')

(2) 用74HC153实现 (7')



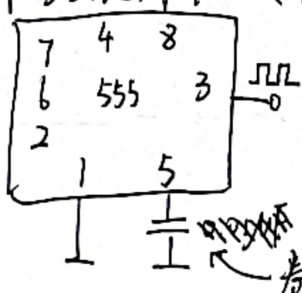
2. (15')



CP为时钟控制信号

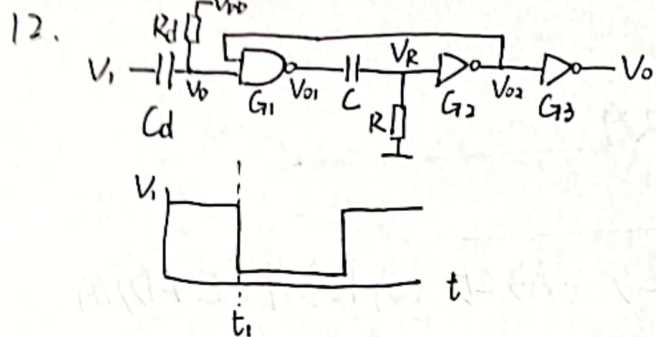
(1) 用74LS161, 74LS138及门电路实现X, Y (8') (图略)

(2) 用555定时器设计一个适用于上述电路的时钟控制信号, 选电容  $C=10\mu F$  周期为1s, 时钟脉冲占空比为1:2 (高低电平时间1:1), 画图并计算关键元件参数 (7')



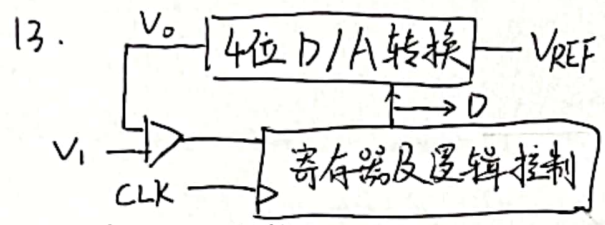
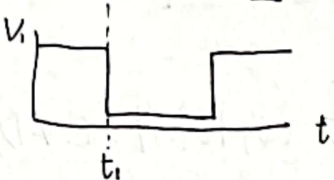
(555内部图略)

卷子上写的是  $0.01\mu F$

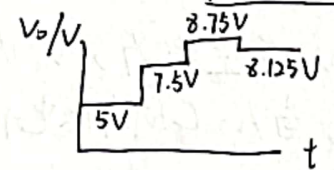


← CMOS门构成微分型单稳态触发电路

$t_1$ 时,  $V_0$ 为\_\_\_\_(高/低)电平,  $t_w$ 表达式为\_\_\_\_  
(化简, 不用算ln值)



← 4位逐次逼近型A/D转换器,  $V_{REF} = 10V, V_1 = 8.6V$   
转换结果为\_\_\_\_\_

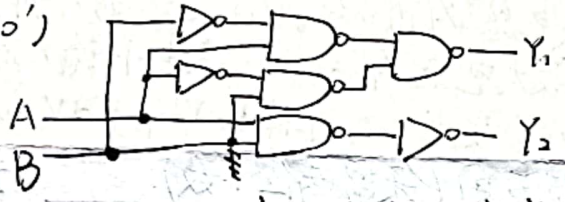


←  $V_0$ 波形形

14. 4位倒T形电阻网络DAC满量程输出电压为-5V, 输入“0101”时, 输出  $V_0 =$ \_\_\_\_V

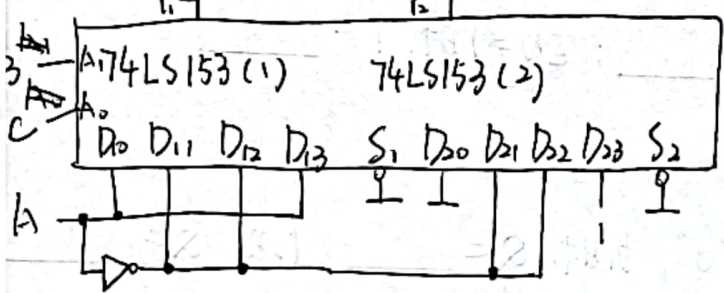
二. 计算 (50')

1. (10')



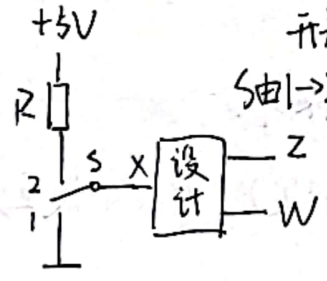
- (1)  $Y_1, Y_2$  最简与或表达式 (4')
- (2) 真值表 (3')
- (3) 分析, 判断逻辑功能 (3')

2. (15') 双四选一数据选择器构成电路

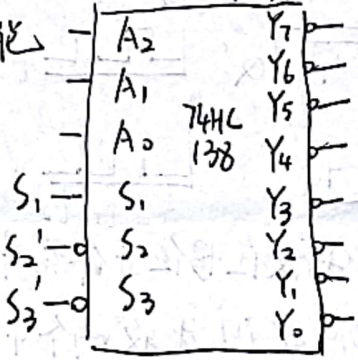


- (1) 列真值表, 写出  $Y_1, Y_2$  逻辑函数表达式 (最小项之和形式) (6')
- (2) 分析, 判断逻辑功能 (3')
- (3) 在 74HC138 译码器图中用 74HC138 与门重现功能 (6')

3. (15') 用负边沿触发的JK触发器设计电路



开关S在1时 ( $X=0$ ),  $ZW=00$   
 $S$ 由1→2 ~~在2时~~ ( $X=1$ ),  $ZW$ 产生完整序列输出  
 $00 \rightarrow 01 \rightarrow 11 \rightarrow 10$   
 最后S仍在2,  $ZW=10$   
 当S回到1,  $ZW=00$



- (1) 画出电路最简状态转换图 (4')
- (2) 画出次态卡诺图, 化简 (4')
- (3) 状态方程, 驱动方程, 输出方程 (5')
- (4) 画逻辑电路图 (2')