

第 1 步：实验目的

- (1) 掌握数字技术基础实验通用器材使用方法。
- (2) 掌握查阅集成电路芯片资料的方法，掌握常用 TTL 与 CMOS 逻辑芯片的逻辑功能及其测试方法。
- (3) 理解 TTL 与 CMOS 逻辑芯片的使用差异及适用场合。
- (4) 熟练掌握组合逻辑电路的设计方法。
- (5) 熟练掌握常用组合逻辑电路模块的功能及使用方法。

第 2 步：实验原理

- (1) 与非门的逻辑功能：当输入端有至少一个是低电平时输出高电平，输入全为高电平时输出低电平。74LS00 为 TTL 四路 2 输入与非门，CD4023 为三路 3 输入与非门。
- (2) t_{pd} 是衡量门电路开关速度的参数，它是指输出波形对应边沿的 0.5V_m 点至输入波形对应边沿 0.5V_m 点的时间间隔。 t_{pdL} 为输出由高电平跳变为低电平的传输延迟时间， t_{pdH} 为输出由低电平跳变为高电平的传输延迟时间，平均传输延迟时间为 $(t_{pdL}+t_{pdH})/2$ 。由于门电路的延迟时间较小，直接测量时对信号发生器和示波器的性能要求较高，误差较大，实验采用由两级串联的与非门电路测量来求得。单个与非门电路的平均传输延迟时间为 $t_{pd}=(t_{pdL}+t_{pdH})/4$ 。
- (3) 数据选择芯片 74LS153 具有 2 路 4 输入数据选择电路，每组包括输入 D₀~D₃，使能端 S_x'。两路共用选择信号 A₀,A₁。当 S_x'=1 时输出 Y=0；S_x'=0 时输出与 A₁A₀ 对应二进制数表示的 D_x 输入相同。

第 3 步：预习题

见下页

实验一 组合逻辑电路实验

专业-班级: 自动化131 学号: 210320111 姓名: 吕家昊

实验检查记录表:

预习	一	二	三	四	五	必做完成时间	六 (选做)
						16:36	

1.5.1 与非门逻辑功能预习

表 1-5 74LS00 真值表

输入端		输出端
A	B	Y
0	0	1
0	1	1
1	0	1
1	1	0

	tpdL	tpdH
74LS00	17.3ns	13ns
CD4023	112ns	130.8ns

表 1-6 CD4023 的真值表

输入端			输出端
A	B	C	Y
0	0	0	1
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0

1.5.3 门电路扇出系数预习

写出门的扇出系数计算公式

$$\text{扇出系数 } N = \frac{I_{OL}}{I_{IL}}$$

$$I_{IL} = 0.028 \text{ mA}$$

$$R_1 = 380.3 \Omega \quad I_{OL} = 12.095 \text{ mA}$$

1.5.4 设计裁判表决电路

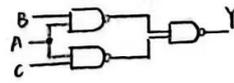
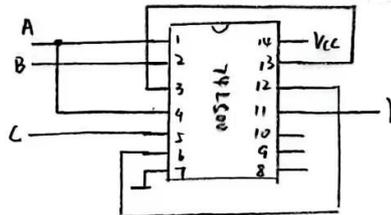
写出裁判表决电路的真值表、逻辑表达式及设计过程、逻辑电路图

表 1-9 裁判表决电路的真值表

主裁判	副裁判	副裁判	绿灯
A	B	C	Y
0	0	0	0
0	0	1	0

$$Y = ACB + c$$

$$= ((AB)'(AC)')'$$



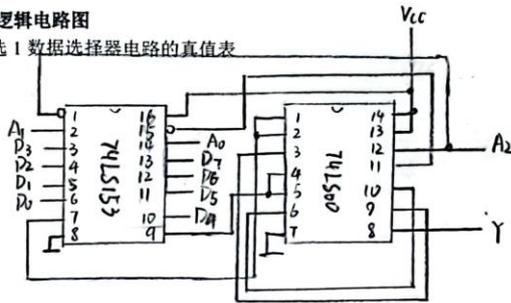
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

1.5.5 用 74LS153 实现 8 选 1 数据选择器

写出数据选择器的真值表、逻辑电路图

表 1-10 用 74LS153 实现 8 选 1 数据选择器电路的真值表

A ₂	A ₁	A ₀	Y
0	0	0	D ₀
0	0	1	D ₁
0	1	0	D ₂
0	1	1	D ₃
1	0	0	D ₄
1	0	1	D ₅
1	1	0	D ₆
1	1	1	D ₇



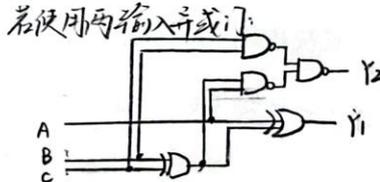
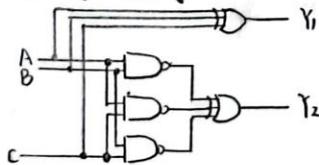
1.5.6 设计一个发电机控制电路（选做）

写出发电机控制电路的真值表、逻辑表达式及设计过程、逻辑电路图

$$X = A \oplus B \oplus C$$

$$Y = AB + BC + AC$$

若使用三输入异或门:



数电实验安全准入考试

专业-班级: 自动化1班 学号: 21032011 姓名: 吕家昊

1. 判断: 有个仪器或器件找不到, 直接从旁边实验台拿一个。【 × 】
2. 判断: 实验结束后, 要关闭设备, 断开电源, 并将所有实验用品整理好才可离开实验室。【 √ 】
3. 判断: 实验前, 应仔细预习实验仪器设备的使用说明; 实验过程中, 严格按照操作规程进行操作。【 √ 】
4. 判断: ESD 即静电释放, 它对于精密半导体芯片会造成各种损伤, 例如穿透元器件内部薄的绝缘层; 损毁 MOSFET 和 CMOS 元件的栅极; CMOS 器件中的触发器锁死; 造成反向偏置和正向偏置的 PN 结短路; 融化有源器件内部的焊接线或铝线。【 √ 】
5. 单选: 集成芯片输出端不允许【 A 】
 - A 短路
 - B 断路
6. 单选: 函数信号发生器输出负载应该设置为【 B 】
 - A 50 Ω
 - B 高阻
 - C 100 Ω
7. 单选: 万用表使用完毕后应确认红表笔位于哪个插孔?【 A 】
 - A V Ω
 - B mA
 - C A
8. 单选: 使用万用表测试电流时, 应首先把红表笔插在哪个插孔?【 C 】
 - A V Ω
 - B mA
 - C A
9. 多选: 实验中, 实验电路涉及的下列哪些需要共地?【 ABC 】
 - A 信号源
 - B 示波器
 - C 实验电路的地
10. 多选: 实验室内不允许【 ABCD 】
 - A 喧哗
 - B 进食
 - C 打闹
 - D 做与实验无关的事情

第 5 步 1.5.1 与非门逻辑功能的测试

74LS00 低电平输出约为 0.2V，高电平输出约为 4.4V

CD4023 低电平输出约为 0V，高电平输出约为 5V

74LS00真值表

输入端		输出端	输出电压
A	B	Y	
0	0	1	4.4618V
0	1	1	4.4501V
1	0	1	4.4527V
1	1	0	0.2157V

CD2043真值表

输入端			输出端	输出电压
A	B	C	Y	
0	0	0	1	5.0321V
0	0	1	1	5.0290V
0	1	0	1	5.0290V
0	1	1	1	5.0289V
1	0	0	1	5.0288V
1	0	1	1	5.0256V
1	1	0	1	5.0255V
1	1	1	0	0.0052V

第 6 步 1.5.2 门电路平均传输时间 t_{pd} 的测试

74LS00: $t_{pdL}=17.3ns$, $t_{pdH}=13ns$, $t_{pd}=7.575ns$

CD4023: $t_{pd}=112ns$, $t_{pdH}=132.8ns$, $t_{pd}=61.2ns$

可知 TTL 门电路相比 CMOS 门电路传输时间更短，速度更快。

第 7 步 1.5.3 门电路扇出系数测试

拉电流 $I_{IL}=0.228mA$

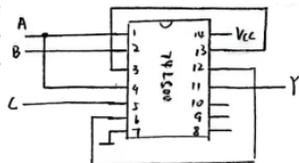
灌电流测量中，电压表读数为 0.4V 时 $R_1=380.31\Omega$

得灌电流 $I_{OL}=4.6V/R_1=12.095mA$

扇出系数 $N=I_{OL}/I_{IL}=53.05$

第 8 步 1.5.4 设计裁判表决电路

电路接线图

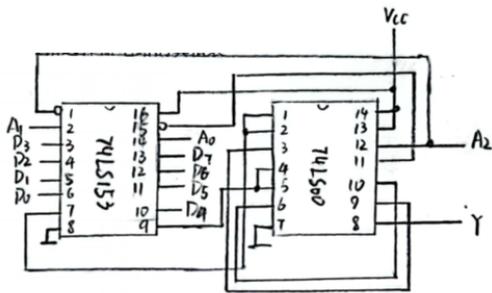


真值表

输入端			输出端
A	B	C	Y
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

第9步 1.5.5 用 74LS153 实现 8 选 1 数据选择器

电路接线图

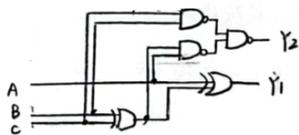


真值表

输入端			输出端
A2	A1	A0	Y
0	0	0	D0
0	0	1	D1
0	1	0	D2
0	1	1	D3
1	0	0	D4
1	0	1	D5
1	1	0	D6
1	1	1	D7

第10步 1.5.6 设计一个发电机控制电路 (选做)

逻辑电路图



真值表

输入端			输出端	
A	B	C	Y1	Y2
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	1	0
1	0	0	0	1
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

实验思考

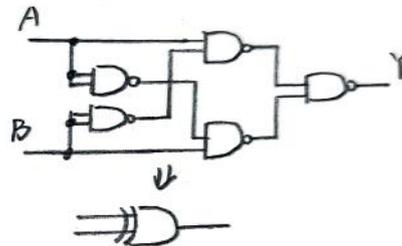
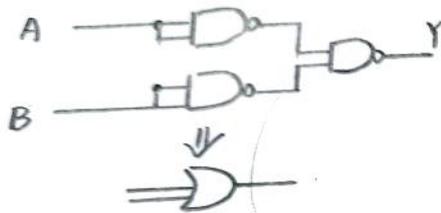
(1) 如何使用与非门芯片组成或门、异或门?

$$A+B = (A'B)'$$

或门可用 3 个与非门实现。

$$A \oplus B = A'B + AB' = ((A'B)'(AB')')'$$

异或门可用 5 个与非门实现。



(2) 与非门是否可以当做非门来用? 多余的输入端应如何处理?

与非门可当做非门使用, 两输入端应接在一起作为一个输入, 或将多余输入端接高电平。

(3) 1.5.4 中裁判表决电路是否可以有第二种设计方案? (除与非门外的另一种门电路) 或非门实现方式如下:

