

第十三讲 串行外设接口模块SPI

DSP

主讲：叶剑

电话：13728639620

Email: yejian@hit.edu.cn

第十三讲：串行外设接口模块SPI



1、串行通信概述和基础知识

2、F28335的SPI模块

3、寄存器

1.1 SPI概述

- SPI (Serial Peripheral Interface) 串行外设接口模块是**高速同步**串行输入/输出端口。
- SPI目前被广泛用于外部移位寄存器、D/A、A/D、LED显示驱动器等外部芯片的扩展。
- 与SCI最大的区别是, SPI是**同步**串行接口。
- SPI总线包括1根串行同步时钟信号线 (SCI不需要) 以及2根数据线, 实际总线接口一般使用4根线, 即SPI**四线制**: 串行时钟线、主机输入/从机输出数据线、主机输出/从机输入数据线和低电平有效的从机片选线。

1.2 并行通信VS串行通信

- 并行通信一般包括多条数据线、多条控制线和状态线，传输速度快，传输线路多，硬件开销大，**不适合远距离传输**。一般用在系统内部，如XINTF外部接口或者控制器内部如DMA控制器。
- 串行通信则在通信线路上既传输数据信息也传输联络控制信息，硬件开销小，传输成本低，但是传输速度慢，且收发双方需要通信协议，**可用于远距离通信**。

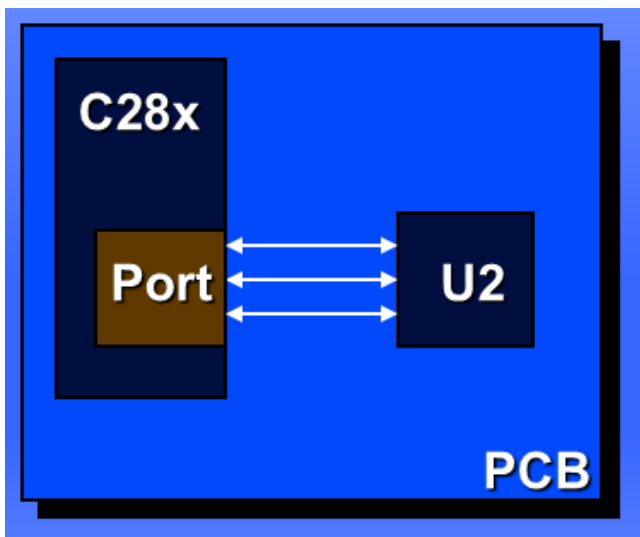
1.3 同步通信VS异步通信

- 串行通信可以分为两大类：1、同步通信， 2、异步通信。
- 同步通信：发送器和接收器通常使用**同一时钟源来同步**。方法是在发送器发送数据时同时包含时钟信号，接收器利用该时钟信号进行接收。典型的如I²C、SPI。
- 异步通信：收发双方的**时钟不是同一个时钟**，是由双方各自的时钟实现数据的发送和接收。但要求双方使用同一标称频率，允许有一定偏差。典型的如SCI。

1.3 同步通信VS异步通信

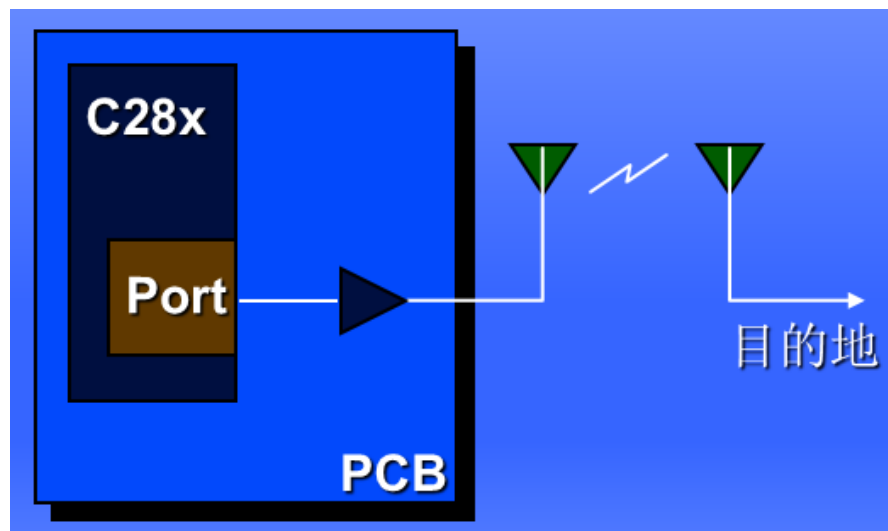
◆ 同步

- ◆ 距离短（一般在PCB上实现）
- ◆ 数据速率高
- ◆ 明确的时钟信号



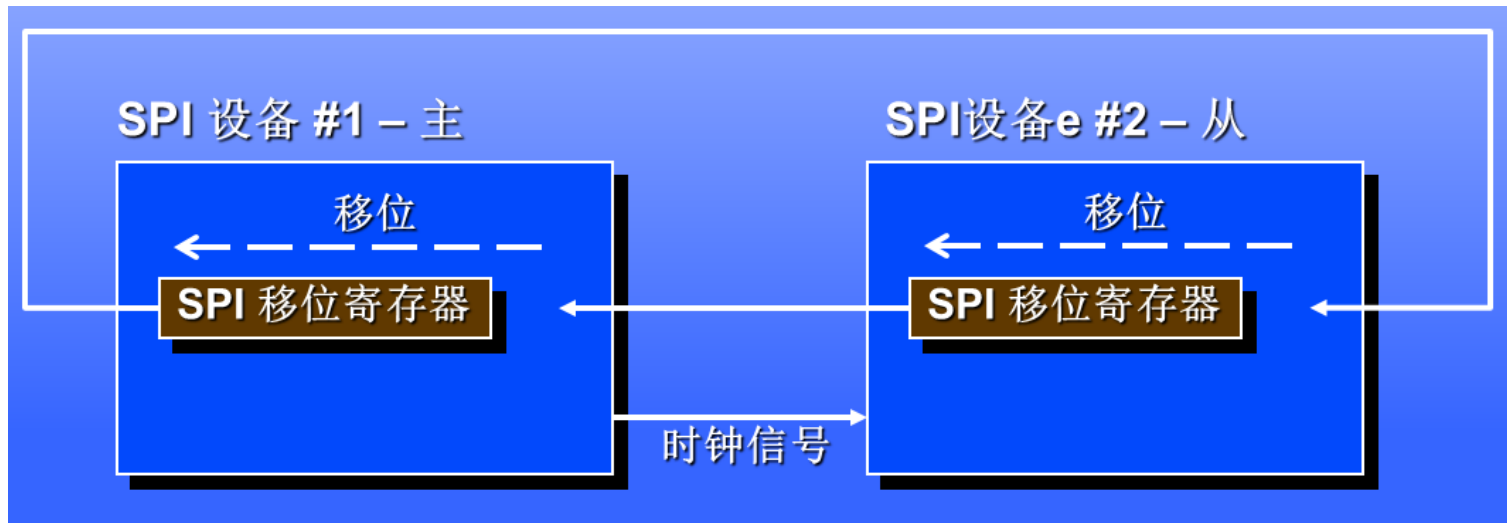
◆ 异步

- ◆ 传输距离长
- ◆ 数据速率低
- ◆ 混合的时钟



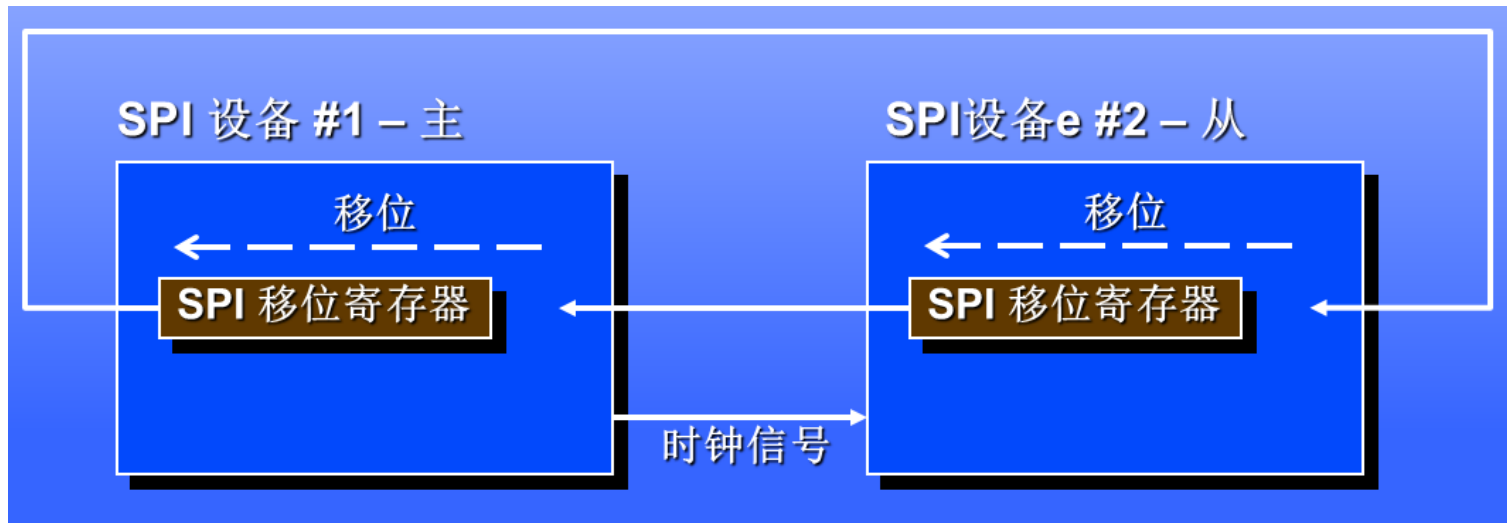
1.4 SPI的通信原理

- SPI接口的通信原理是以**主从方式**进行工作。
- 在这种模式中，必须要有一个**主设备**，可以有**多个从设备**。
- 通过**片选信号**来控制通信从机，SPI时钟引脚提供**串行通信同步时钟**，数据从从入主出引脚输出，从出主入引脚输入。
- 通过波特率寄存器设置数据速率。



1.4 SPI的通信原理

- SPI向输入数据寄存器或发送缓冲器写入数据时就启动了从入主出引脚上的数据发送，先发送最高位。**同时**，接收数据通过从出主入引脚移入数据寄存器最低位。
- 选定数量位发送结束，则整个数据发送完毕。
- 收到的数据传送到SPI缓冲寄存器，右对齐供CPU读取。



第十三讲：串行外设接口模块SPI

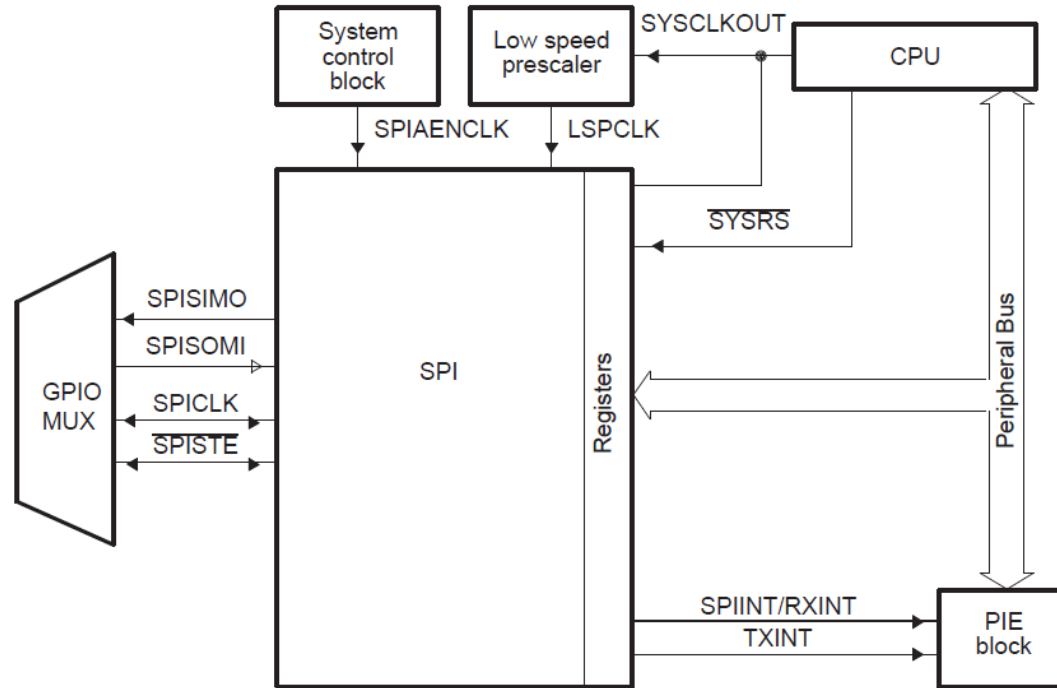
1、串行通信概述和基础知识



2、F28335的SPI模块

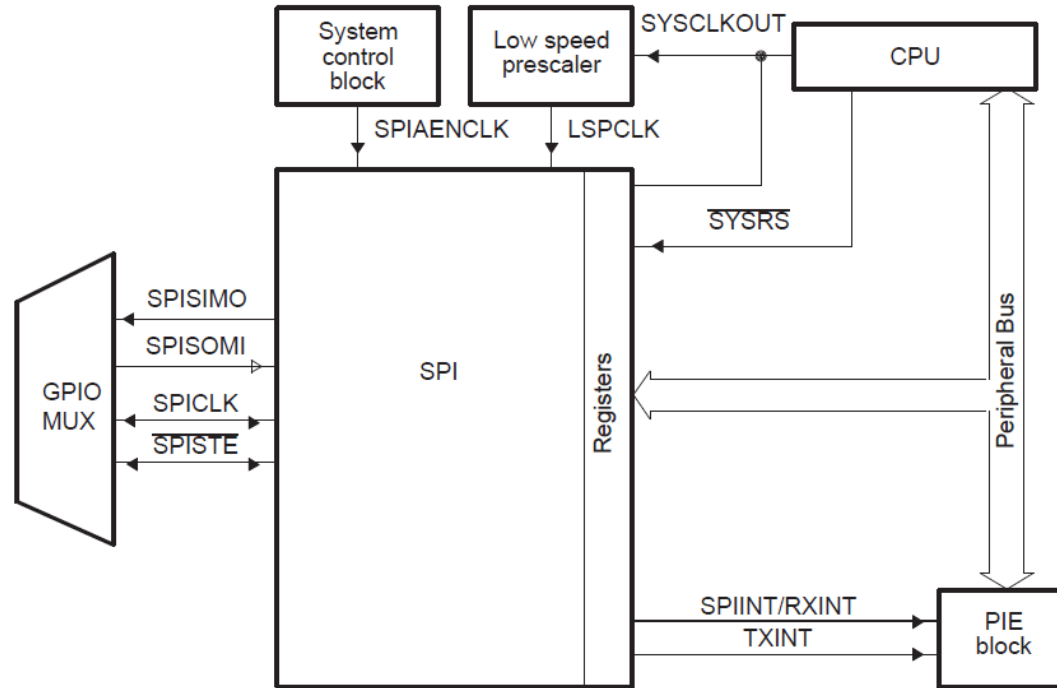
3、寄存器

2.1 SPI的特点



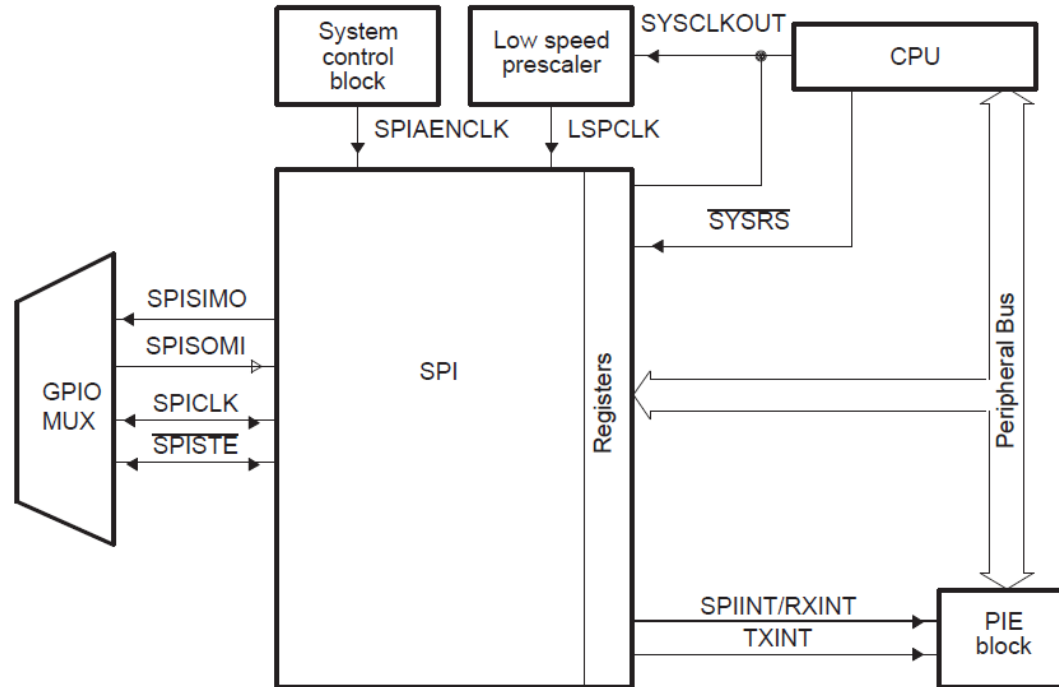
- 4个外部引脚：
 - SPISOMI：SPI从输出/主输入引脚；
 - SPISIMO：SPI从输入/主输出引脚；
 - SPISTE：SPI从发送使能引脚；
 - SPICLK：SPI串行时钟引脚。

2.1 SPI的特点



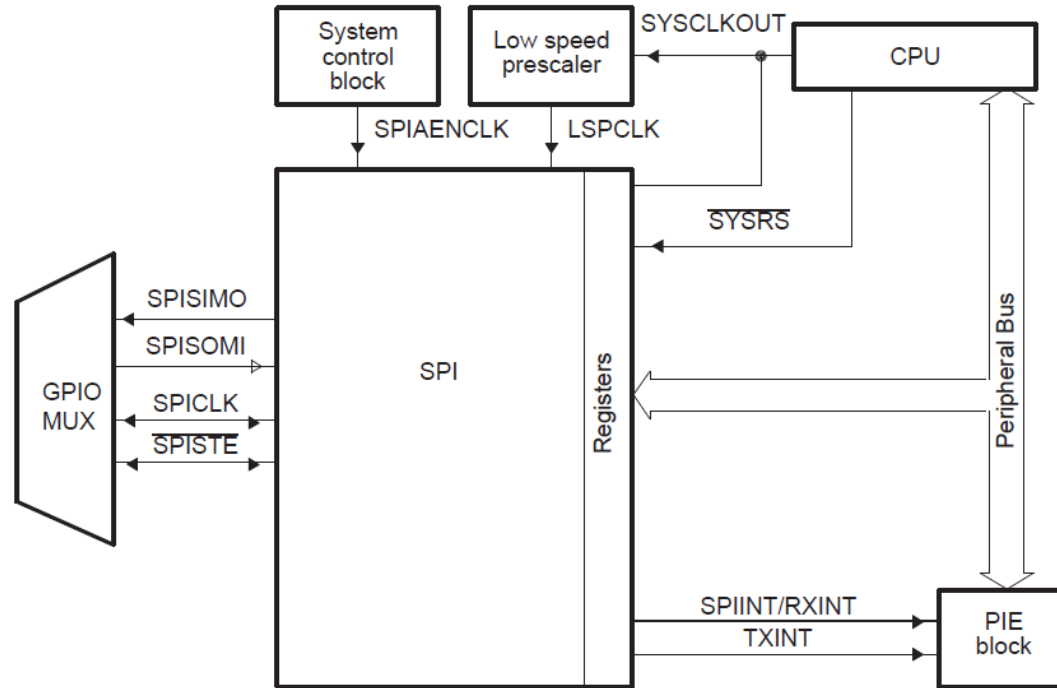
- 2种工作方式：主和从工作方式。
- 波特率：125种可编程波特率。
- 数据字长：可编程的1~16位数据长度。

2.1 SPI的特点



- 4种时钟模式(由时钟极性和时钟相位控制):
 - 无相位延时的下降沿;
 - 有相位延时的下降沿;
 - 无相位延迟的上升沿;
 - 有相位延迟的上升沿。

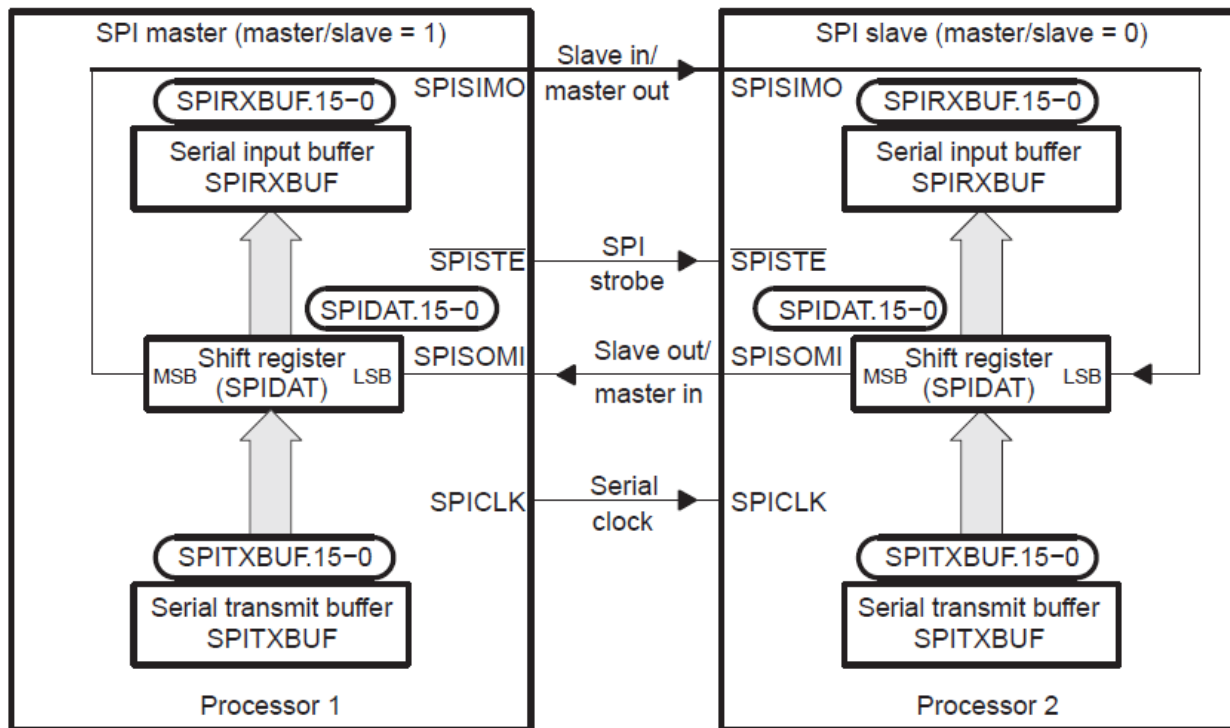
2.1 SPI的特点



- 同步接收与发送功能;
- 增强特点:
 - 16级发送/接收FIFO;
 - 延时发送控制

2.2 SPI通信典型连接方案

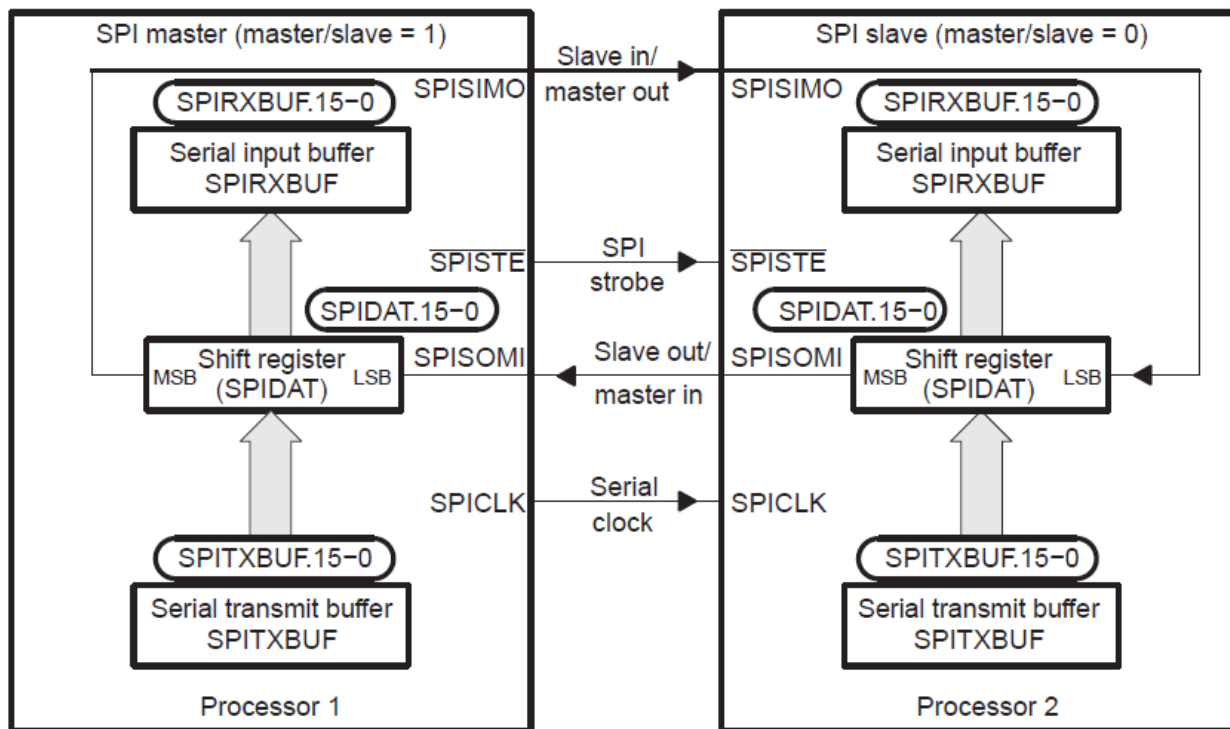
- 两个控制器的数据的接收与发送是同步的
- 数据传输的时候有三种方案：
 - 1、Master发送数据，Slave发送伪数据；
 - 2、Master发送数据，Slave发送数据；
 - 3、Master发送伪数据，Slave发送数据。



2.3 SPI的主/从控制器模式

- 1 主控制器模式

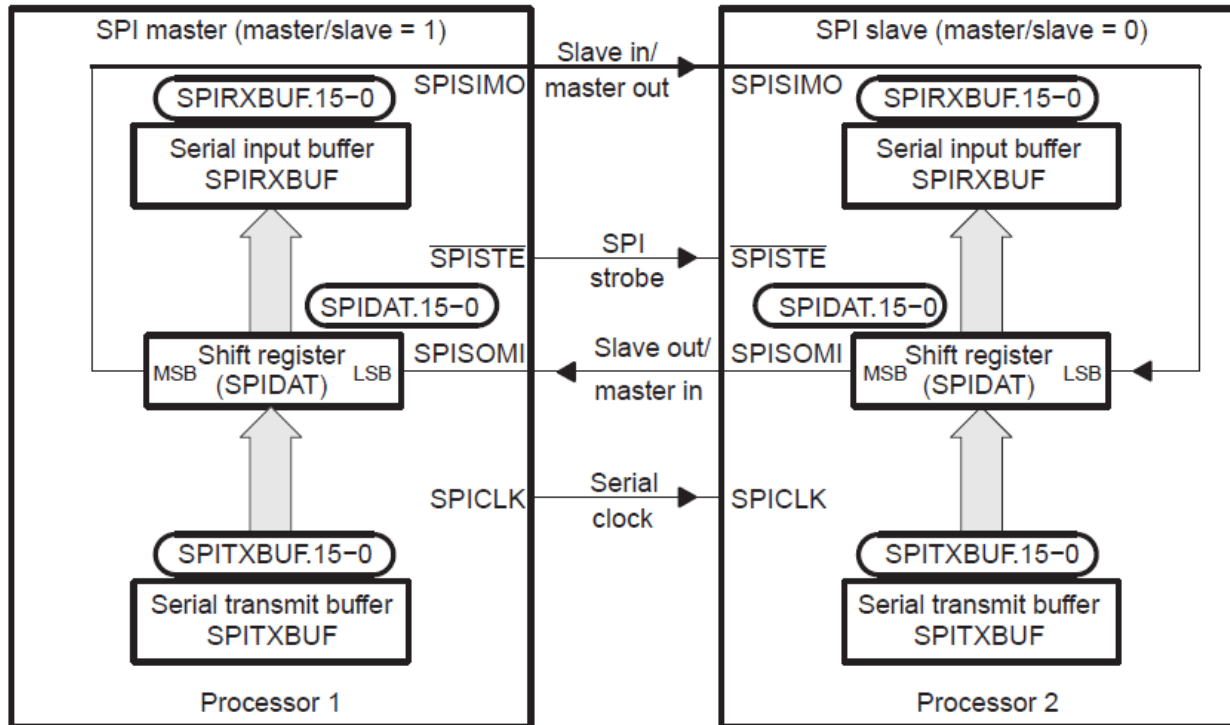
SPICTL.2 MASTER/SLAVE=1时，控制器工作在主控制器模式下，SPI通过主控制器的SPICLK引脚为整个串行通信网络提供时钟。数据从SPISIMO引脚输出，并锁存SPISOMI引脚上输入的数据。可以通过SPIBRR寄存器（SPI波特率寄存器）配置数据传输率，可以配置125种不同的数据传输率。



2.3 SPI的主/从控制器模式

- 1 主控制器模式

数据写到SPIDAT（SPI数据寄存器）或SPITXBUF（SPI输出缓冲寄存器）时会启动SPISIMO引脚上的数据发送，首先发送的是最高位有效位(MSB)。同时，接收的数据通过SPISOMI引脚移入SPIDAT的最低有效位(LSB)。当传输完指定的位数后，接收到的数据被存放到SPIRXBUF寄存器，以备CPU读取。数据在SPIRXBUF寄存器中采用右对齐的方式存储。



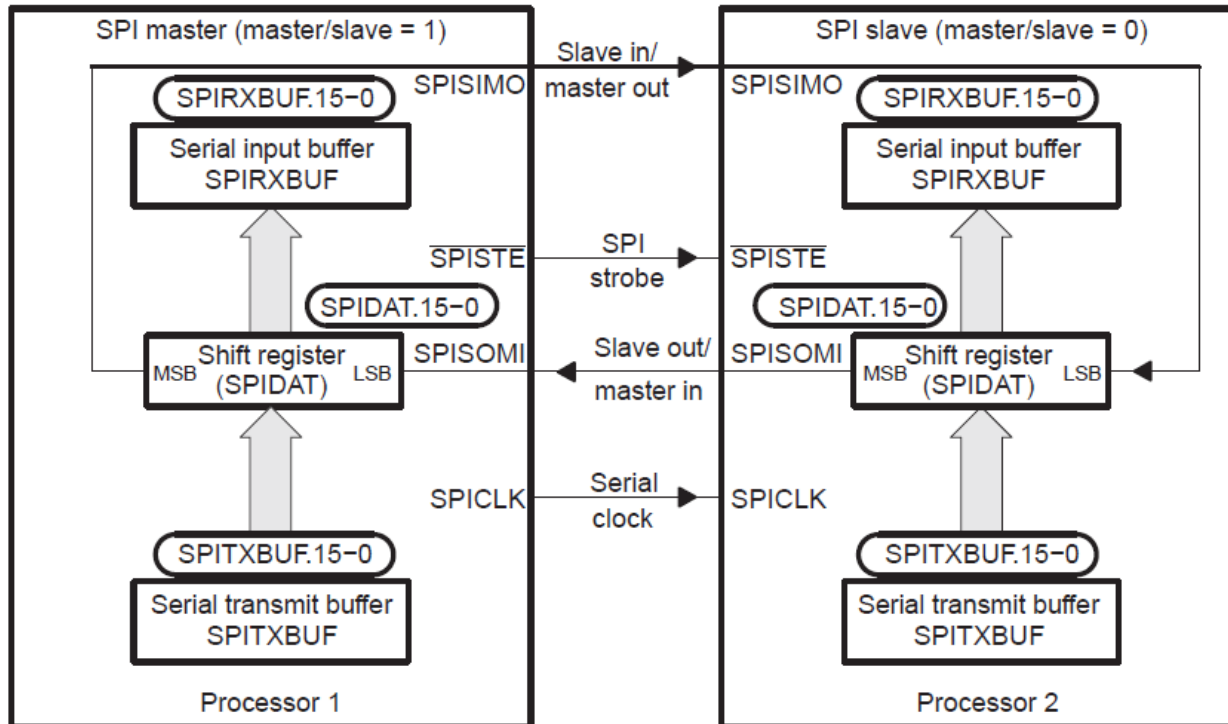
2.3 SPI的主/从控制器模式

- 1 主控制器模式

指定数量的数据位通过SPIDAT移出后，会发生下列事件：

- ∅ SPIDAT中的内容发送到SPIRXBUF寄存器中。

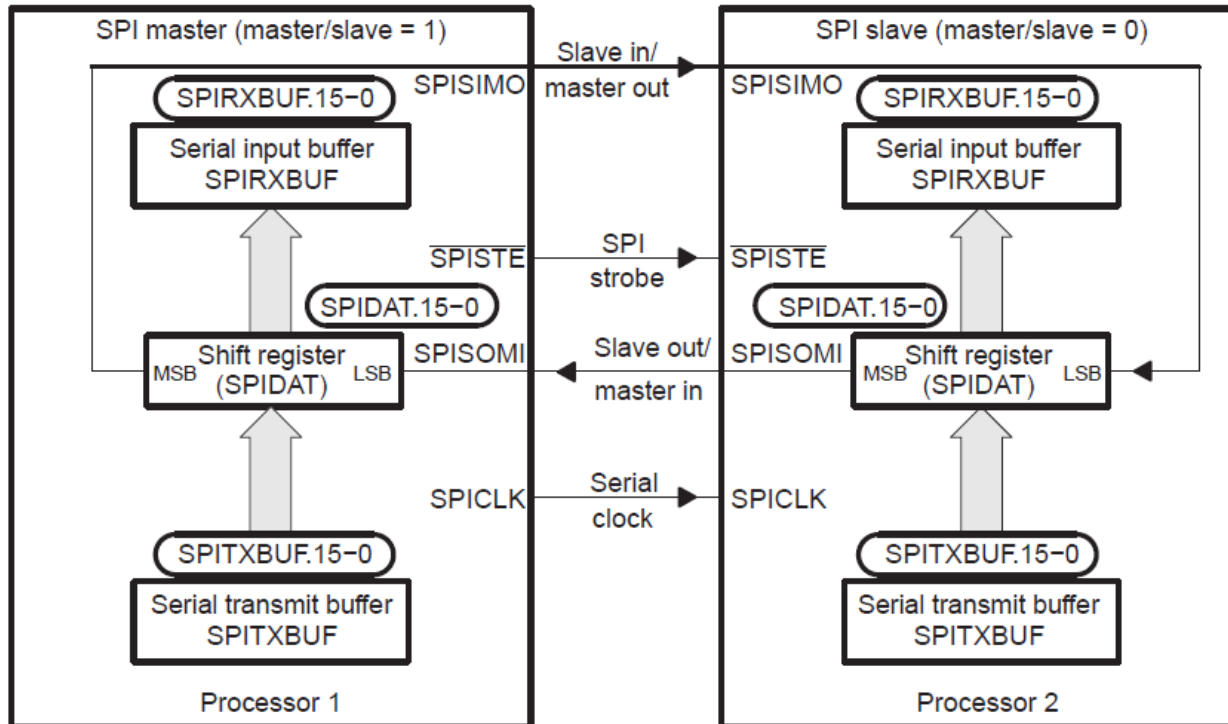
- ∅ SPI INT FLAG位(SPISTS. 6)置1。



2.3 SPI的主/从控制器模式

- 2 从控制器模式

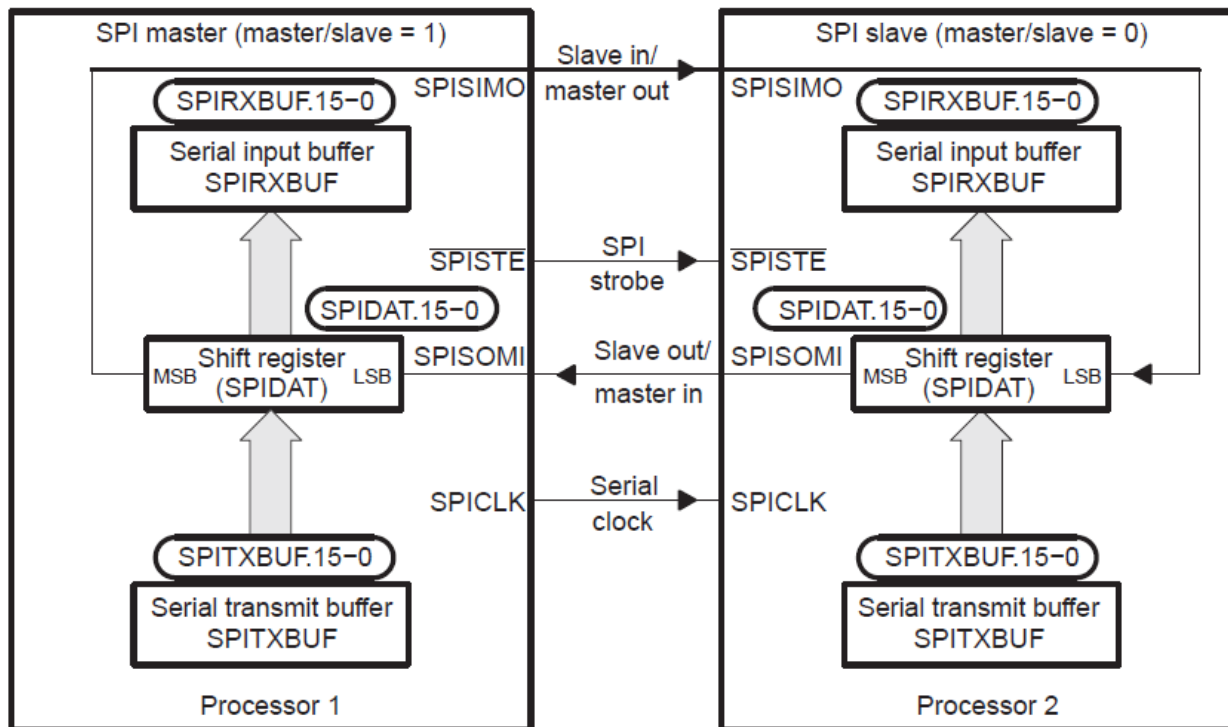
在从控制器模式中 (SPICTL.2 MASTER/SLAVE = 0)，SPISOMI引脚为数据输出引脚，SPISIMO引脚为数据输入引脚。SPICLK引脚为串行输入时钟的输入，该时钟由网络主控制器提供，传输率也由该时钟决定。SPICLK输入频率不能超过LSPCLK频率的四分之一。



2.3 SPI的主/从控制器模式

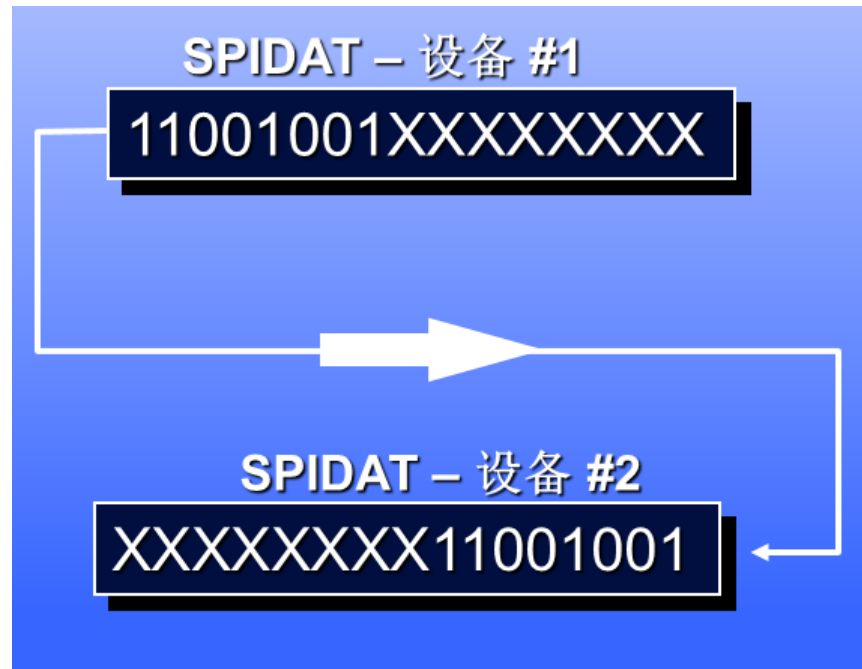
- 2 从控制器模式

要发送字符的所有位移出SPIDAT寄存器后，写入到SPITXBUF寄存器的数据将会传送到SPIDAT寄存器。



2.4 SPI的数据格式

- 数据长度从1到16位可选。
- 当数据位小于16时，先传输MSB，即写入SPIDAT和SPITXBUF中的数据必须左对齐。
- 从SPIRXBUF中读取的数据是右对齐的。
- 如果接收的数据小于16位则采用软件将无效的数位屏蔽。

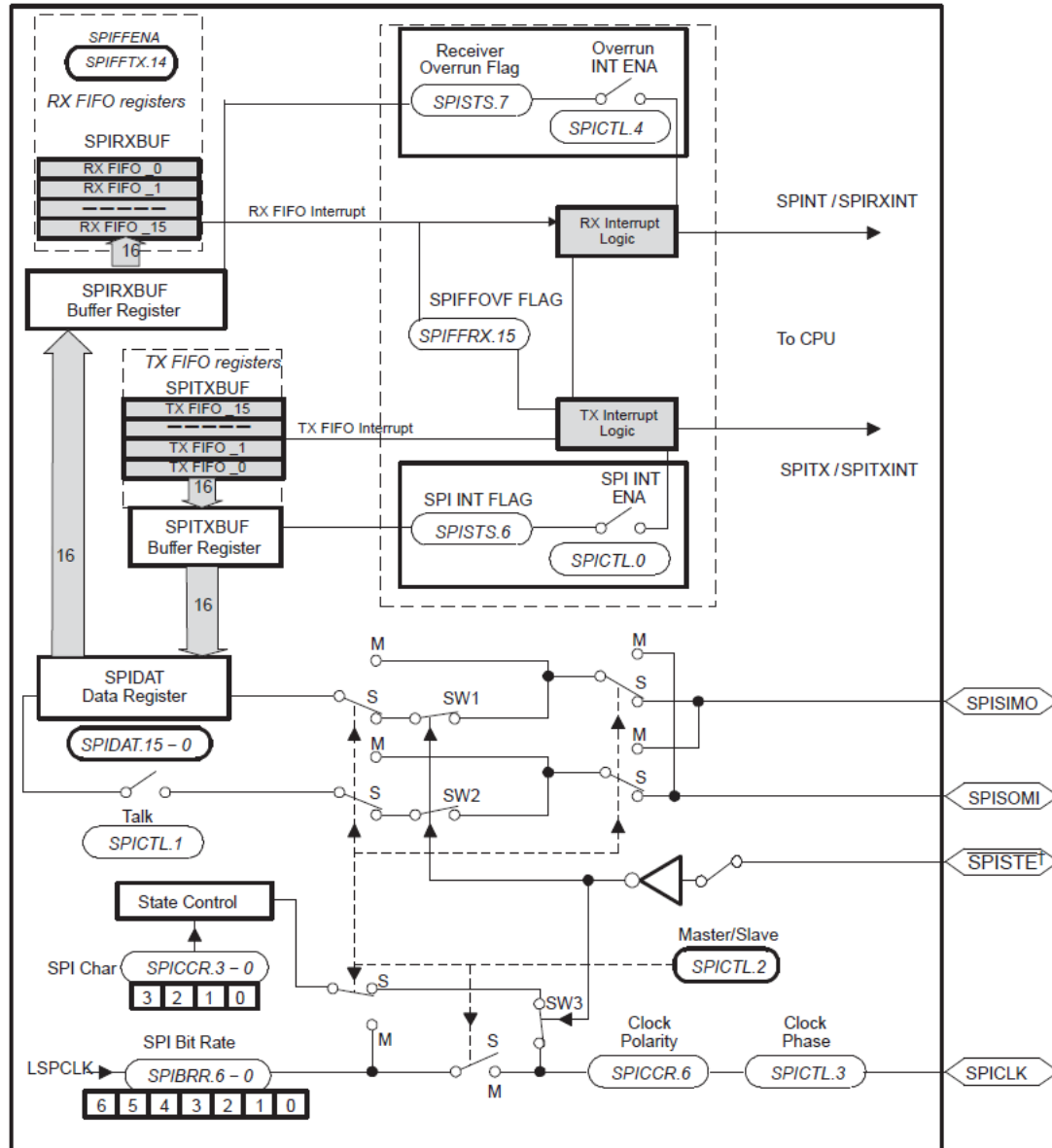


2.5 SPI的波特率

- 只在主控制器模式下使用
- SPI最大波特率为LSPCLK频率的1/4

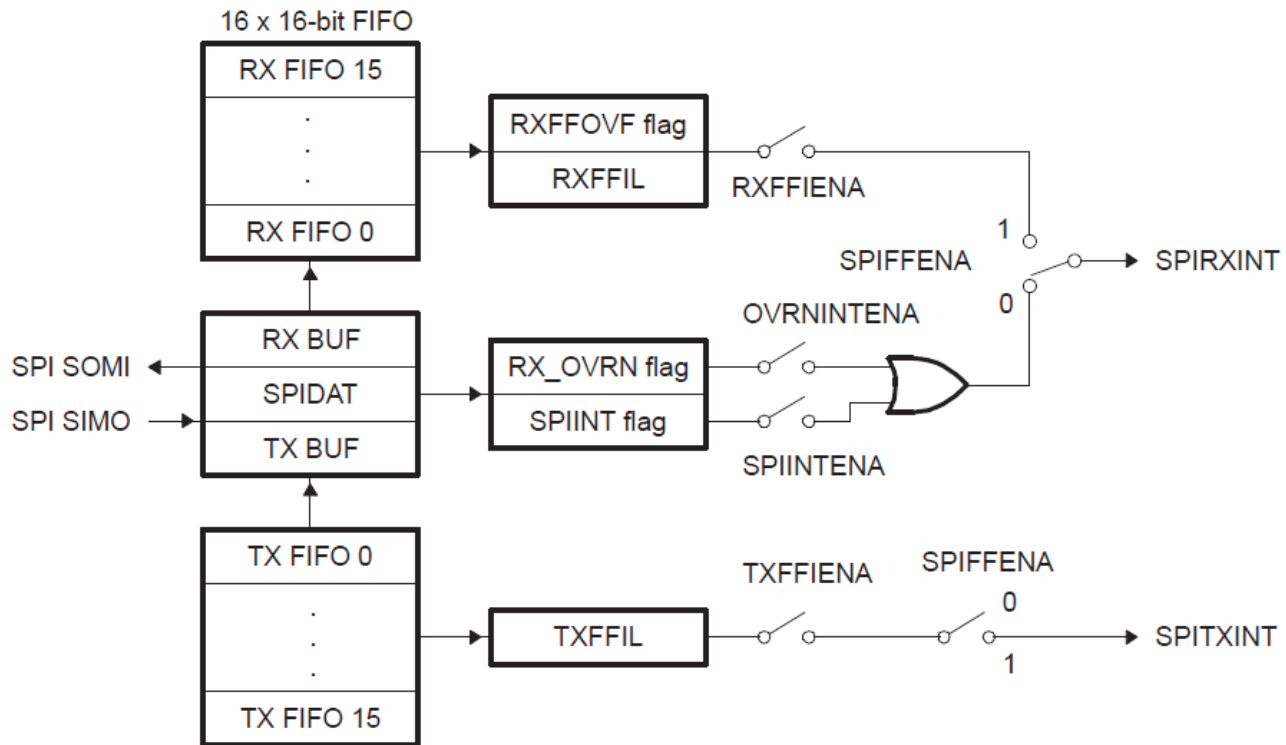
$$\text{SPICLK signal} = \begin{cases} \frac{\text{LSPCLK}}{(\text{SPIBRR} + 1)}, & \text{SPIBRR} = 3 \text{ to } 127 \\ \frac{\text{LSPCLK}}{4}, & \text{SPIBRR} = 0, 1, \text{ or } 2 \end{cases}$$

2.6 SPI的内部结构



2.7 SPI的中断


- 16级发送/接收FIFO。



第十三讲：串行外设接口模块SPI

1、串行通信概述和基础知识

2、F28335的SPI模块

 3、寄存器

谢谢